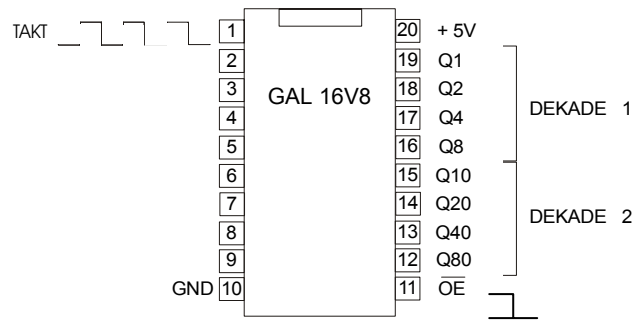


## 8-Bit Binär-Zähler

Der 8-Bit BCD-Zähler setzt sich aus zwei hintereinander geschalteten 4-Bit BCD-Zähler zusammen. Die höherwertigere Dekade darf nur zählen, wenn die erste Dekade den Zählerstand  $9_{\text{dez}}$  erreicht hat. Der nächstfolgende Taktimpuls bewirkt, dass die Zehner-Dekade ihren Zählerstand um Eins erhöht, während die Einer-Dekade von  $9_{\text{dez}}$  auf  $0_{\text{dez}}$  zurückspringt. Die Logikgleichungen des höherwertigeren BCD-Zählers sind so zu erweitern, dass beim Zählerstand  $9_{\text{dez}}$  der Einer-Dekade ( $Q8=1$  UND  $Q1=1$ ) eine Impulszählung vorgenommen wird. Für alle anderen Zählerzustände ( $Q8=1$  UND  $Q1=1$ ) muss der logische Zustand der Zehner-Dekade erhalten bleiben.



CHIP BCD8AUF GAL16V8 REGISTERED\_MODE

CLK	NC	NC	NC	NC	NC	NC	NC	NC	GND
NOE	Q80	Q40	Q20	Q10	Q8	Q4	Q2	Q1	VCC

$Q1 := \text{NOT } Q1;$

$Q2 := \text{NOT } Q2 * Q1 * \text{NOT } Q8$   
 $+ Q2 * \text{NOT } Q1;$

$Q4 := \text{NOT } Q4 * Q1 * Q2 * \text{NOT } Q8$   
 $+ Q4 * \text{NOT } Q1$   
 $+ Q4 * \text{NOT } Q2;$

$Q8 := \text{NOT } Q8 * Q1 * Q2 * Q4$   
 $+ Q8 * \text{NOT } Q2 * \text{NOT } Q1 * \text{NOT } Q4;$

$Q10 := \text{NOT } Q10 * Q1 * Q8$   
 $+ Q10 * \text{NOT } Q1$   
 $+ Q10 * \text{NOT } Q8;$

$Q20 := \text{NOT } Q20 * Q10 * \text{NOT } Q80 * Q1 * Q8$   
 $+ Q20 * \text{NOT } Q10$   
 $+ Q20 * \text{NOT } Q1$   
 $+ Q20 * \text{NOT } Q8;$

$Q40 := \text{NOT } Q40 * Q10 * Q20 * \text{NOT } Q80 * Q1 * Q8$   
 $+ Q40 * \text{NOT } Q10$   
 $+ Q40 * \text{NOT } Q20$   
 $+ Q40 * \text{NOT } Q1$   
 $+ Q40 * \text{NOT } Q8;$

$Q80 := \text{NOT } Q80 * Q10 * Q20 * Q40 * Q1 * Q8$   
 $+ Q80 * \text{NOT } Q20 * \text{NOT } Q10 * \text{NOT } Q40$   
 $+ Q80 * \text{NOT } Q1$   
 $+ Q80 * \text{NOT } Q8;$